



①⑨ BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

⑫ **Patentschrift**
⑩ **DE 100 03 112 C 1**

⑤① Int. Cl. 7:
H 01 L 23/58
H 01 L 23/552

②① Aktenzeichen: 100 03 112.9-33
②② Anmeldetag: 13. 1. 2000
④③ Offenlegungstag: -
④⑤ Veröffentlichungstag
der Patenterteilung: 26. 7. 2001

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

⑦③ Patentinhaber:
Infineon Technologies AG, 81669 München, DE

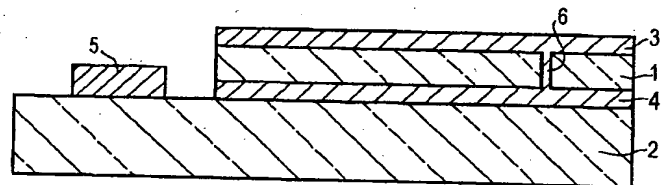
⑦④ Vertreter:
Epping, Hermann & Fischer, 80339 München

⑦② Erfinder:
Kux, Andreas, Dr., 85540 Haar, DE

⑤⑥ Für die Beurteilung der Patentfähigkeit in Betracht
gezogene Druckschriften:
DE 42 42 097 A1

⑤④ Chip mit allseitigem Schutz sensibler Schaltungsteile vor Zugriff durch Nichtberechtigte durch
Abschirmanordnungen (Shields) unter Verwendung eines Hilfschips

⑤⑦ Es ist eine vertikal integrierte elektronische Schaltungs-
anordnung mit zumindest einem ersten Substrat (1) vor-
gesehen, auf dem eine elektronische Schaltung integriert
angeordnet ist. Auf dessen einer Oberfläche ist zumin-
dest eine erste elektrische Abschirmanordnung (3) aufge-
tragen. Es ist ein zweites Substrat (2) vorgesehen, auf
dem das erste Substrat (1) angeordnet ist, wobei zwi-
schen dem ersten und dem zweiten Substrat eine zweite
elektrische Abschirmanordnung (4) angeordnet ist.



DE 100 03 112 C 1

DE 100 03 112 C 1

Beschreibung

Die Erfindung betrifft eine vertikal integrierte elektronische Schaltungsanordnung gemäß dem Patentanspruch 1.

In der Mikroelektronik wird es zunehmend notwendig, die in integrierten Schaltungen gespeicherten oder auch dort verarbeiteten Daten vor dem Zugriff durch Nichtberechtigte zu schützen. Um zu verhindern, daß dies geschieht ist bereits bekannt, die Oberfläche mit einer Abschirmung zu versehen. Hiermit wird, ähnlich wie bei einem Faraday-Käfig, das Aussenden von elektromagnetischen Strahlung, die auf die in der integrierten Schaltung gespeicherten bzw. verarbeiteten Daten innerhalb der Rückschluß geben, zu verhindern.

Einschlägigen Kreisen gelingt es jedoch zunehmend die über die Rückseite von Halbleiterchips abgestrahlte elektromagnetische Strahlung zu erfassen und auszuwerten. Um dies zu verhindern, ist es notwendig, auch die Rückseite zu schützen, d. h. einen Faraday-Käfig möglichst umfassend aufzubauen. Hierzu wäre es notwendig, die Rückseite eines integrierten Schaltkreises bzw. sogenannte Chips ebenfalls mit einer abschirmenden elektrisch leitenden Struktur zu versehen. Damit sich ein sogenannter Faraday-Käfig bildet, müßten die abschirmenden Strukturen beider Seiten miteinander elektrisch verbunden werden.

Hierbei ergibt sich die Schwierigkeit, daß das Vorsehen von vertikal hindurchgehenden Kontaktierungen nur bei sehr dünnen Substratmaterial des Chips leicht zu realisieren ist. Demgegenüber ist es schwierig einen derart dünnen Chip doppelseitig mit derzeit üblicher Technologie zu bearbeiten.

Der Erfindung liegt daher die Aufgabe zugrunde, eine integrierte elektronische Schaltungsanordnung vorzusehen, die mit einfachen Mitteln möglichst vollständig abschirmbar ist.

Diese Aufgabe wird erfindungsgemäß durch eine Anordnung gelöst, wie sie gemäß Patentanspruch 1 angegeben ist.

Durch diese Anordnung ist es möglich, daß das erste Substrat ausreichend dünn gestaltet werden kann, um eine Durchkontaktierung zu ermöglichen. Die zweite elektrische Abschirmanordnung kann dann auf dem zweiten Substrat angeordnet werden, und wird mittels einer Durchkontaktierung mit der ersten elektrischen Abschirmanordnung verbunden. Auf diese Weise läßt sich mit einfachen Mitteln eine ausreichende Abschirmung gewährleisten.

Da erstes und zweites Substrat unterschiedliche Qualität und Größe aufweisen können, ist es möglich, für Anschlüsse nach außen vorzusehende sogenannte Anschlußpads auf dem zweiten Substrat anzuordnen. Dies befindet sich in diesem Fall auf den größeren als zweites Substrat und ist aus einem preisgünstigeren Material herstellbar, wenn auf diesen nur noch die zweite elektrische Abschirmanordnung aufgetragen ist. Gleiches trifft zu, wenn auf dem zweiten Substrat noch Leitungsanordnungen aufgetragen sind.

Aus der DE 42 42 097 A1 ist es bekannt, eine großflächige metallische Masseebene über eine Durchkontaktierung anzuschließen.

Diese Anordnung ist nicht nur für die Verwendung der derzeit meist gebräuchlichen Halbleitertechnik anwendbar, sondern ebenfalls bei der derzeit sich im Entwicklungsstadium befindlichen Polymertechnik. Hierbei handelt es sich um organische Strukturen, die aus der dünnen Folie bestehen, und geeignet sind, vergleichbare Elemente, wie Transistoren, Dioden, Widerstände, Kondensatoren etc. zu bilden.

Nachfolgend wird die Erfindung unter Bezugnahme auf die Figur an einem Ausführungsbeispiel erläutert.

Beim ersten Substrat 1 ist eine elektrisch leitende abschirmende Anordnung 3 aufgetragen. An der Oberfläche des

Substrats 1 zur abschirmenden Anordnung 3 ist eine integrierte Schaltung, die nicht dargestellt ist, ausgebildet.

Auf einem zweiten Substrat 2 ist eine zweite elektrische Abschirmanordnung 4 ausgebildet, auf der die Rückseite des ersten Substrates 1 angeordnet ist. Die erste und die zweite elektrische Abschirmanordnung sind über eine Durchkontaktierung 6 miteinander elektrisch leitend verbunden.

Das zweite Substrat 2 ist zumindest in einer Richtung größer als das erste Substrat 1. Auf der überstehenden Fläche des zweiten Substrates 2 ist ein Anschlußkontakt 5, ein sogenannter Pad vorgesehen. Dieser ist über eine nicht dargestellte Leitungsanordnung über weitere nicht dargestellte vertikale Durchkontaktierung mit der integrierten Schaltung im ersten Substrat 1 verbunden.

Patentansprüche

1. Vertikal integrierte elektronische Schaltungsanordnung mit zumindest einem ersten Substrat (1), auf dem eine elektronische Schaltung integriert angeordnet ist und auf dessen einer Oberfläche zumindest eine erste elektrische Abschirmanordnung (3) aufgetragen ist und einem zweiten Substrat (2), auf dem das erste Substrat (1) angeordnet ist, wobei zwischen dem ersten und dem zweiten Substrat eine zweite elektrische Abschirmanordnung (4) angeordnet ist.
2. Vertikal integrierte elektronische Schaltungsanordnung nach Anspruch 1, wobei das zweite Substrat (2) eine größere Fläche als das erste Substrat (1) aufweist.
3. Vertikal integrierte elektronische Schaltungsanordnung nach Anspruch 2, wobei auf dem Teil des zweiten Substrates (2), das nicht vom ersten Substrat (1) bedeckt ist, Anschlußkontakte (5) für die vertikal integrierte Schaltungsanordnung angeordnet sind.
4. Vertikal integrierte elektronische Schaltungsanordnung nach einem der vorhergehenden Ansprüche, wobei die erste und die zweite elektrische Abschirmanordnung miteinander elektrisch verbunden sind.

Hierzu 1 Seite(n) Zeichnungen

- Leerseite -

